

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

THIS PAGE BLANK (USPTO)

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau



(43) International Publication Date
18 January 2001 (18.01.2001)

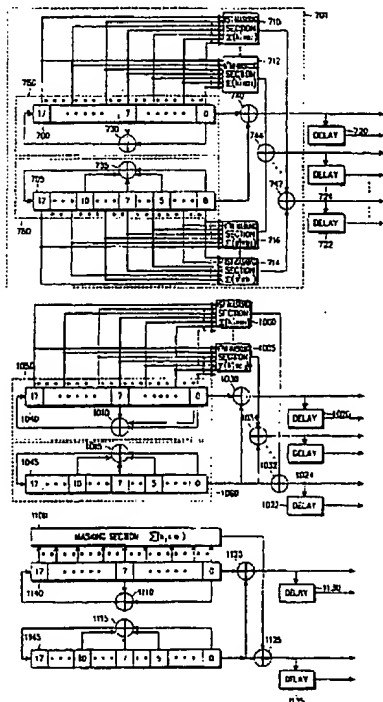
PCT

(10) International Publication Number
WO 01/05079 A1

- (51) International Patent Classification: H04J 13/00 435-042 (KR). KANG, Hee-Won; 1499, Myonmok 7-dong, Chungnang-gu, Seoul 131-207 (KR).
- (21) International Application Number: PCT/KR00/00735
- (22) International Filing Date: 7 July 2000 (07.07.2000)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data: 1999/27279 7 July 1999 (07.07.1999) KR
- (71) Applicant: SAMSUNG ELECTRONICS CO., LTD. {KR/KR}; 416, Mactan-dong, Paldal-gu, Suwon-shi, Kyungki-do 442-370 (KR).
- (72) Inventors: KIM, Jae-Yoel; Sanpon 9-danji, Backdu Apt. 960-1401, Sanpon 2-dong, Kungpo-shi, Kyonggi-do
- (74) Agent: LEE, Keon-Joo; Mihwa Building, 110-2, Myongryun-dong 4-ga, Chongro-gu, Seoul 110-524 (KR).
- (81) Designated States (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW.
- (84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- Published:
— With international search report.

[Continued on next page]

(54) Title: APPARATUS AND METHOD FOR GENERATING SCRAMBLING CODE IN UMTS MOBILE COMMUNICATION SYSTEM



(57) Abstract: A scrambling code generating apparatus of a down-link transmitter in a UMTS mobile communication system, which uses one primary scrambling code for separation of base stations and multiple secondary scrambling codes for channel separation. The apparatus includes a first m-sequence generator for generating a first m-sequence and a second m-sequence generator for generating a second m-sequence. A first summer adds the first and second m-sequences to generate the primary scrambling code. A plurality of first masking sections each shift the first m-sequence, and a plurality of second masking sections corresponding to the respective first masking sections each shifts the second m-sequence. A plurality of second summers each adds one of the first shifted m-sequences with the second m-sequence corresponding to the first m-sequence. The output of the second summers thus generates the multiple secondary scrambling codes.

WO 01/05079 A1

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号
特表2003-504946
(P2003-504946A)

(43) 公表日 平成15年2月4日(2003.2.4)

(51) Int.Cl.⁷
H 0 4 B 1/707

識別記号

F I
H 0 4 J 13/00

テ-マコト* (参考)
D 5 K 0 2 2

審査請求 有 予備審査請求 未請求(全 47 頁)

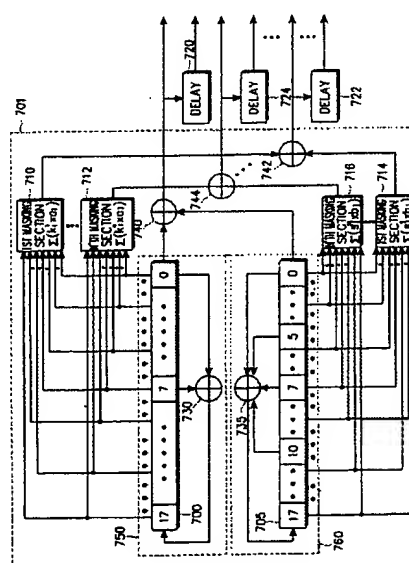
(21) 出願番号 特願2001-509194(P2001-509194)
(86) (22) 出願日 平成12年7月7日(2000.7.7)
(85) 翻訳文提出日 平成13年3月2日(2001.3.2)
(86) 国際出願番号 PCT/KR 00/00735
(87) 国際公開番号 WO 01/005079
(87) 国際公開日 平成13年1月18日(2001.1.18)
(31) 優先権主張番号 1999/27279
(32) 優先日 平成11年7月7日(1999.7.7)
(33) 優先権主張国 韓国 (KR)

(71) 出願人 サムスン エレクトロニクス カンパニー
リミテッド
大韓民国 キョンギード スオン市 バル
ダルーク マエタン・ドン 416
(72) 発明者 ジェーヨル・キム
大韓民国・キョンギード・435-042・クン
ポーシ・サンボン・2・ドン・サンボン・
9・ダンジ・ベクドゥー・エービーティ・
960-1401
(72) 発明者 ヒーウォン・カン
大韓民国・ソウル・131-207・チュンナン
ーグ・ミョンモク・7・ドン・1499
(74) 代理人 弁理士 志賀 正武 (外1名)
Fターム(参考) 5K022 EE02 EE25

(54) 【発明の名称】 移動通信システムにおけるスクランプリングコード生成装置及び方法

(57) 【要約】

基地局区分のための1つの一次スクランプリングコードとチャンネル区分のための複数の二次スクランプリングコードとからなるスクランプリングコードを使用するUMTS移動通信システムにおけるダウンリンク送信器のスクランプリングコード生成装置において、第1mシーケンスを生成する第1mシーケンス生成器と、第2mシーケンスを生成する第2mシーケンス生成器と、第1mシーケンス及び第2mシーケンスを加算して一次スクランプリングコードを生成する第1加算器と、第1mシーケンスをそれぞれシフトする複数の第1マスキング部と、第2mシーケンスをそれぞれシフトする第1マスキング部のそれぞれに対応する複数の第2マスキング部と、シフトされた第1mシーケンスのうちの1つと第1mシーケンスに対応する第2mシーケンスとをそれぞれ加算して、多重二次スクランプリングコードを生成する複数の第2加算器と、からなる。



【特許請求の範囲】

【請求項 1】 移動通信システムのための一次スクランプリングコード及び前記一次スクランプリングコードに関連した N 個の二次スクランプリングコードの生成方法において、

(a) 値 a_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数) を有する複数のレジスタを備える第 1 シフトレジスタメモリから第 1 m シーケンスを生成するステップと、

(b) 値 b_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数) を有する複数のレジスタを備える第 2 シフトレジスタメモリから第 2 m シーケンスを生成するステップと、

(c) 前記第 1 m シーケンスを前記第 2 m シーケンスに加算して前記一次スクランプリングコードを生成するステップと、

(d) 前記 a_i ($i=0 \sim c-1$) をマスキングすることによって、L 回循環シフトされた第 1 m シーケンスである L 番目の二次シーケンスを生成するステップと、

(e) 前記 L 番目の二次シーケンスを前記第 2 m シーケンスに加算することによって、L 番目の二次スクランプリングコードを生成するステップとからなることを特徴とする方法。

【請求項 2】 前記第 1 及び第 2 m シーケンスは、それぞれ第 1 生成器の多項式及び第 2 生成器の多項式に基づいて生成されることを特徴とする請求項 1 記載の方法。

【請求項 3】 前記ステップ (d) のマスキングは、下記数式で表現されることを特徴とする請求項 1 記載の方法。

【数 1】

$$\sum (K^L_i \times a_i)$$

【請求項 4】 前記第 1 シフトレジスタメモリを循環シフトするステップをさらに含むことを特徴とする請求項 2 記載の方法。

【請求項5】 前記第1シフトレジスタメモリを循環シフトするステップは、前記第1 mシーケンスの前記第1生成器多項式に基づいて、前記第1シフトレジスタメモリの所定のビットを加えるステップと、前記第1シフトレジスタメモリを右側にシフトするステップと、前記加えられた所定のビットの値を a_{c-1} に挿入するステップとを含むことを特徴とする請求項4記載の方法。

【請求項6】 前記 a_0 は、 a_7 と加えられて次の a_{c-1} を形成することを特徴とする請求項5記載の方法。

【請求項7】 前記第2シフトレジスタメモリを循環シフトするステップをさらに含むことを特徴とする請求項2記載の方法。

【請求項8】 前記第2シフトレジスタメモリを循環シフトするステップは、前記第2 mシーケンスの前記第2生成器の多項式に基づいて、前記第2シフトレジスタメモリの所定のビットを加えるステップと、前記第2シフトレジスタメモリを右側にシフトするステップと、前記加えられた所定のビットの値を b_{c-1} に挿入するステップとを含むことを特徴とする請求項7記載の方法。

【請求項9】 前記 b_0 は、 b_5 、 b_7 及び b_{10} と加えられて次の b_{c-1} を形成することを特徴とする請求項8記載の方法。

【請求項10】 前記L番目の二次スクランブリングコードのQチャンネル成分を生成するために、前記L番目の二次スクランブリングコードを遅延させるステップをさらに含み、前記遅延しないL番目の二次スクランブリングコードは、前記L番目の二次スクランブリングコードのIチャンネル成分であることを特徴とする請求項1記載の方法。

【請求項11】 移動通信システムのための一次スクランブリングコード及び前記一次スクランブリングコードに関連したN個の二次スクランブリングコード生成方法において、

(a) 値 a_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数) を有する複数のレジスタを備える第1シフトレジスタメモリから第1 mシーケンスを生成するステップと、

(b) 値 b_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数) を有する複数のレジスタを備える第2シフトレジスタメモリから第2 mシーケンスを生成するステ

ップと、

(c) 前記第1 mシーケンスを前記第2 mシーケンスに加算して前記一次スクランプリングコードを生成するステップと、

(d) 前記 a_i ($i=0 \sim c-1$) をマスキング部に入力するステップと、

(e) それぞれのマスキング部内の前記 a_i ($i=0 \sim c-1$) をマスキングして二次シーケンスを生成するステップと、

(f) 前記それぞれの二次シーケンスを前記第2 mシーケンスに加算することによって、前記N個の二次スクランプリングコードを生成するステップと

を含み、L番目二次シーケンスは、L回循環シフトされた第1 mシーケンスである(ここで、 $1 \leq L \leq N$)ことを特徴とする方法。

【請求項12】 前記第1及び第2 mシーケンスは、それぞれ第1生成器の多項式及び第2生成器の多項式に基づいて生成されることを特徴とする請求項1記載の方法。

【請求項13】 前記ステップ(e)でのマスキングは、下記数式で表現されることを特徴とする請求項1記載の方法。

【数2】

$$\sum (k^L_i \times a_i)$$

【請求項14】 前記第1シフトレジスタメモリを循環シフトするステップをさらに含むことを特徴とする請求項12記載の方法。

【請求項15】 前記第1シフトレジスタメモリを循環シフトするステップは、前記第1 mシーケンスの前記第1生成器の多項式に基づいて、前記第1シフトレジスタメモリの所定のビットを加えるステップと、前記第1シフトレジスタメモリを右側にシフトするステップと、前記加えられた所定のビットの値を a_{c-1} に挿入するステップと、を含むことを特徴とする請求項14記載の方法。

【請求項16】 前記 a_0 は、 a_7 と加えられて次の a_{c-1} を形成することを特徴とする請求項15記載の方法。

【請求項17】 前記第2シフトレジスタメモリを循環シフトするステップ

をさらに含むことを特徴とする請求項12記載の方法。

【請求項18】 前記第2シフトレジスタメモリを循環シフトするステップは、前記第2mシーケンスの前記第2生成器多項式に基づいて、前記第2シフトレジスタメモリの所定のビットを加えるステップと、前記第2シフトレジスタメモリを右側にシフトするステップと、前記加えられた所定のビットの値を b_{c-1} に挿入するステップと、を含むことを特徴とする請求項17記載の方法。

【請求項19】 前記 b_0 は、 b_5 、 b_7 及び b_{10} と加えられて次の b_{c-1} を形成することを特徴とする請求項18記載の方法。

【請求項20】 前記二次スクランプリングコードのQチャンネル成分を生成するために、前記それぞれの二次スクランプリングコードを遅延させるステップをさらに含み、前記遅延しない二次スクランプリングコードは、前記二次スクランプリングコードのIチャンネル成分であることを特徴とする請求項11記載の方法。

【請求項21】 移動通信システムのための一次スクランプリングコード及び前記一次スクランプリングコードに関連した二次スクランプリングコードを生成するスクランプリングコード生成装置において、

値 a_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数)を有する複数のレジスタを備え、第1mシーケンスを生成する第1シフトレジスタメモリと、

値 b_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数)を有する複数のレジスタを備え、第2mシーケンスを生成する第2シフトレジスタメモリと、

前記第1mシーケンス及び前記第2mシーケンスを加算して一次スクランプリングコードを生成する1つの第1加算器と、

前記値 a_i ($i=0 \sim c-1$)をマスクングして二次シーケンスを生成する複数のマスクング部と、

前記二次シーケンスを前記第2mシーケンスに加算して前記二次スクランプリングコードを生成する複数の第2加算器とを含み、

前記それぞれのマスクング部は、マスクを使用することによって前記第1mシーケンスを循環シフトすることを特徴とする装置。

【請求項22】 前記第1及び第2 mシーケンスは、それぞれ第1生成器の多項式及び第2生成器の多項式に基づいて生成されることを特徴とする請求項21記載の装置。

【請求項23】 前記各マスキング部のマスキングは、下記数式で表現されることを特徴とする請求項21記載の装置。

【数3】

$$\sum(k^L_i \times a_i)$$

【請求項24】 前記第1シフトレジスタメモリのビットを加える第1レジスタ加算器をさらに含み、前記第1シフトレジスタメモリは、前記第1 mシーケンスの前記第1生成器の多項式に基づいて、前記第1レジスタ加算器内の前記第1シフトレジスタメモリの所定のビットを加え、前記第1シフトレジスタメモリを右側にシフトし、前記第1レジスタ加算器の出力を a_{c-1} に挿入することにより循環的にシフトされることを特徴とする請求項22記載の装置。

【請求項25】 前記 a_0 は、 a_7 と加えられて次の a_{c-1} を形成することを特徴とする請求項24記載の装置。

【請求項26】 前記第2シフトレジスタメモリのビットを加える第2レジスタ加算器をさらに含み、前記第2シフトレジスタメモリは、前記第2 mシーケンスの前記第2生成器の多項式に基づいて、前記第2レジスタ加算器内の前記第2シフトレジスタメモリの所定のビットを加え、前記第2シフトレジスタメモリを右側にシフトし、前記第2レジスタ加算器の出力を a_{c-1} に挿入することにより循環的にシフトされることを特徴とする請求項24記載の装置。

【請求項27】 前記 b_0 は、 b_5 、 b_7 及び b_{10} と加えられて次の b_{c-1} を形成することを特徴とする請求項26記載の装置。

【請求項28】 前記一次スクランプリングコード及び前記二次スクランプリングコードのQチャンネル成分を生成するために、前記第1加算器及び前記第2加算器の出力を遅延させる複数の遅延ブロックをさらに含むことを特徴とする請求項21記載の装置。

【請求項29】 移動通信システムのための一次スクランプリングコード及び前記一次スクランプリングコードに関連した二次スクランプリングコードを生成する装置において、

値 a_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数) を有する複数のレジスタを備え、第1 mシーケンスを生成する第1シフトレジスタメモリと、

値 b_i ($i=0 \sim c-1$ 、ここで、 c はレジスタの総数) を有する複数のレジスタを備え、第2 mシーケンスを生成する第2シフトレジスタメモリと、

前記第1 mシーケンス及び前記第2 mシーケンスを加算して前記一次スクランプリングコードを生成する1つの第1加算器と、

前記値 a_i ($i=0 \sim c-1$) をマスクングして二次シーケンスを生成する1つのマスクング部と、

前記二次シーケンスを前記第2 mシーケンスに加算して前記二次スクランプリングコードを生成する1つの第2加算器とを含み、

前記マスクング部は、マスクを使用することによって前記第1 mシーケンスを循環シフトすることを特徴とする装置。

【請求項30】 前記一次スクランプリングコードのQチャンネル成分と二次スクランプリングコードを生成するための前記第1加算器及び前記第2加算器の出力を遅延する複数の遅延ブロックをさらに含むことを特徴とする請求項29記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、移動通信システムにおけるスクランブリングコード(scrambling code)生成装置及び方法に関し、特に、マスキングコードを使用する多重スクランブリングコードを生成する装置及び方法に関する。

【0002】

【従来の技術】

一般的に、符号分割多重接続移動通信システム(以下、“CDMAシステム”と称する。)は、基地局区分のためにスクランブリングコードを使用する。そして、ヨーロッパ方式であるW-CDMAシステムのUMTS(Universal Mobile Telecommunication System)標準案では、所定の長さを有する複数のスクランブリングコードグループに区分された多重スクランブリングコードを生成し、前記UMTS移動通信システムでは、前記CDMAシステムでスクランブリングコードを使用する目的である基地局の区分の以外にも容量増大のための方法であるので、多重スクランブリングコードグループのそれぞれに対する直交コード(orthogonal code)を使用してチャンネル区分(channel separation)を行う方法を使用している。すなわち、1つのスクランブリングコードグループに対してチャンネル区分(channelization)のためのすべての直交コードを使い切った場合、移動通信システムは、使用可能な通信リンクの数を増加させるために、第2スクランブリングコードグループを利用できる。前記複数のスクランブリングコードグループから構成される多重スクランブリングコード(基地局での一次スクランブリングコード及び多重二次スクランブリングコード)を備えるために、UMTS移動通信システムでは、スクランブリングコードとして長さ $2^{18}-1$ であるゴールドシーケンスを使用する。前記 $2^{18}-1$ の長さを有するゴールドシーケンスは、 $2^{18}-1$ 個の相互異なるゴールドコードで構成される1つのグループを含む。同一なグループ内の前記ゴールドシーケンスは、相互優秀な相関度特性を有する。ここで、スクランブリングのために、前記 $2^{18}-1$ の長さを有するゴールドシーケンスを38400チップに分けて反復使用する。

【0003】

UMTS移動通信システムにおける各基地局は、前記システムで夫々の基地局を他の基地局と識別するために、端末に割り当てられるいわゆる“一次スクランブリングコード(primary scrambling code)”と呼ばれる固有のスクランブリングコードを有する。また、各基地局のダウンリンクチャンネル信号を拡散(スクランブリング)するために使用される前記各固有のスクランブリングコードを“一次スクランブリングコード”と称し、使用可能な直交コードのない場合は、前記一次スクランブリングコードでダウンリンクデータチャンネルを拡散するために使用される前記スクランブリングコードグループのうちの1つを“二次スクランブリングコード(secondary scrambling code)”と称する。基地局は、ダウンリンクチャンネルの分離のために、データチャンネル信号のそれぞれに割り当てられる該当直交コードで現在通信している移動局へ伝送されるデータチャンネル信号を拡散(スクランブリング)するために、対応する直交コードを有するすべての移動局へ伝送される共通制御チャンネル信号を拡散(スクランブリング)するために固有の一次スクランブリングコードを使用する。前記基地局は、移動局が前記基地局を隣接した基地局と区別するために固有の一次スクランブリングコードを有する。すなわち、前記移動局が同一な一次スクランブリングコードを共有する基地局の信号を同時に検出しないようにするために、一次スクランブリングコードの個数は、十分に大きい値、例えば、512個でなければならない。従って、個々の隣接基地局は、前記512個の一次スクランブリングコードのうち相互異なる一次スクランブリングコードを使用するようになる。また、チャンネル区分のためにそれ以上の割り当てられる一次スクランブリングコードを有する直交コードがない場合、それぞれの基地局は、使用された一次スクランブリングコードに対応する複数の二次スクランブリングコードグループから選択された二次スクランブリングコードを使用する。

【0004】

前記のように多重スクランブリングコードを使用する例としては、UMTSシステムにおけるダウンリンク(downlink)が挙げられる。以下、“スクランブリングコード”との用語は、前記スクランブリングコードと同一なコードを示す“ゴ

ールドコード(gold code)”または“ゴールドシーケンス(gold sequence)”との用語とお互いに取り替え可能である。

【0005】

図1は、UMTS移動通信システムにおけるダウンリンク送信器の構造を示す概略図である。

図1を参照すると、以前にチャンネル符号化されインターリーブされた専用物理制御チャンネルDPCCH(Dedicated Physical Control Channel)、専用物理データチャンネルDPDCH(Dedicated Physical Data Channel)1、…、 $DPDCH_N$ を受信のとき、デマルチプレクサー100～104(デマルチプレクサーの数は、DPCCHに対して物理データチャンネルの数 $N+1$ に該当する。)は、専用物理制御チャンネルDPCCH、専用物理データチャンネルDPDCH1、…、 $DPDCH_N$ をI(In-phase)/Q(Quadrature)チャンネルに分ける。このとき、デマルチプレクサー101から分かれて出力されたI及びQチャンネルは、それぞれ乗算器110及び111へ入力される。前記乗算器110及び111は、I及びQチャンネルにチャンネル区分のための直交コード1を乗じて、スクランブラー120へ出力を伝送する。同様に、デマルチプレクサー102～104から分かれて出力されたI及びQチャンネルは、前述したような同一な動作を遂行してそれぞれのNスクランブラー124～128に入力される。そうすると、スクランプリングコードグループ生成器100は、スクランブラー120、124～128に該当する二次スクランプリングコードを生成して、該当するスクランブラー120、124～128へ出力する。ここで、前記スクランブラー120、124～128は、前記該当乗算器の出力信号と前記スクランプリングコードグループ生成器100の出力信号とを複素モード(complex mode)で乗じて、スクランプリングされた信号の実数部分を加算器130へ、スクランプリングされた信号の虚数部分を加算器135へ出力する。前記加算器130は、前記スクランブラー120、124～128からスクランプリングされた信号の実数部分を加算し、加算器135は、スクランブラー120、124～128からスクランプリングされた信号の虚数部分を加算する。

【0006】

図2は、図1に示した複数のスクランブリングコードグループを同時に生成するスクランブリングコードグループ生成器100の概略的なブロック図である。実際に、共通制御チャンネル及びデータチャンネルは、一次スクランブリングコードのみを使用すべきであるが、二次スクランブリングコードは、使用可能な通信リンクの数を増加させるために一次スクランブリングコードの代わりに使用される。例えば、基地局Aが使用可能な直交コードC-Hとともに一次スクランブリングコードBを使用し、前記直交コードC-Hのすべてが多様なチャンネルに割り当てられる場合、新たな端末が基地局Aと通信を願っても新たなチャンネルに割り当てられるそれ以上の使用可能な直交コードはない。このような場合、一次スクランブリングコードAを使用する代わりに、二次スクランブリングコードZは、新たなチャンネルに対して使用される。そうすると、前記直交コードC-Hは、新たなチャンネルが一次スクランブリングコードAの代わりに二次スクランブリングコードZを使用するため、新たなチャンネルに割り当てられることができる。

【0007】

従って、前記新たなチャンネルは、一次スクランブリングコードAの代わりに二次スクランブリングコードZを使用するため、直交コードC-Hを使用した元来のチャンネルとは区別される。そこで、基地局は、複数のスクランブリングコードグループを生成できなければならない。

【0008】

図2を参照すると、一般的なスクランブリングコードグループ生成器100は、複数のゴールドシーケンス生成器201と前記ゴールドシーケンス生成器201に該当する複数の遅延器203とを含む。前記ゴールドシーケンス生成器201は、上位階層から多重チャンネルに対するスクランブリングコードの制御情報を受信のとき、スクランブリングコード、すなわち、制御情報を基としたゴールドシーケンスコードを生成してIチャンネル成分を有するように前記生成されたスクランブリングコードを出力する。前記遅延器203は、前記Iチャンネル成分を有するスクランブリングコードを所定のチップ数だけ遅延させ、Qチャンネル成分を有する遅延したスクランブリングコードを生成させる。

【0009】

図3は、UMTS移動通信システムにおけるダウンリンク受信器の構造を示す概略図である。ダウンリンク共通制御チャンネルに対して、受信器は、一次スクランブリングコードでスクランブリングされたダウンリンク共通制御信号のデスクランブル(descramble)を行わなければならない。同時に、ダウンリンクデータチャンネルに対して、受信器は、ダウンリンクデータチャンネルが二次スクランブリングコードを使用するとき、二次スクランブリングコードでスクランブリングされた信号をデスクランブリングしなければならない。従って、受信器は、多重スクランブリングコードを生成させなければならない。

【0010】

図3を参照すると、図1及び図2に示したような送信器から信号を受信すると、前記受信された信号のI/Qチャンネル成分は、それぞれデスクランブラー310及び314に入力される。スクランブリングコードグループ生成器300は、それぞれのチャンネルに該当するスクランブリングコードを同時に生成してデスクランブラー310及び315へ出力する。そうすると、前記デスクランブラー310及び315は、受信信号 $I + jQ$ に前記スクランブリングコードグループ生成器300から受信されたスクランブリングコードの共役(conjugate)を乗じて、前記受信された信号のデスクランブリングを行う。その後、該当乗算器320、322、324、326へ前記デスクランブリングされた信号のI及びQチャンネル成分を出力する。ここで、それぞれのチャンネルに割り当てられた直交コードは、乗算器320、322、324、及び326で逆拡散されて該当デマルチプレクサー330及び350へ出力される。前記デマルチプレクサー330及び350は、前記逆拡散されたI及びQチャンネル成分をそれぞれデマルチプレキシングする。

【0011】

図4は、図3に示した複数のスクランブリングコードグループを同時に生成するためのスクランブリングコードグループ生成器300の概略的なブロック図である。実際に、前記スクランブリングコードグループ生成器300は、共通制御チャンネルのための一次スクランブリングコードを使用すべきであるが、使用可

能な直交コードが不足である場合、データチャンネルのように使用者に従って使用されるチャンネルに対しては、二次スクランプリングコードも使用できる。従って、移動局は、複数のスクランプリングコードグループを生成させなければならない。

【0012】

図4を参照すると、受信器のスクランプリングコードグループ生成器300は、複数のゴールドシーケンス生成器401と前記ゴールドシーケンス生成器401に該当する複数の遅延器403とを含む。前記ゴールドシーケンス生成器401は、上位階層から多重チャンネルに対するスクランプリングコードの制御情報を受信のとき、制御情報に該当するゴールドシーケンスコードを生成して、Iチャンネル成分を有するように前記生成されたゴールドシーケンスコードを出力する。前記遅延器403は、前記Iチャンネル成分を有するゴールドシーケンスコードを所定のチップ数だけ遅延させ、Qチャンネル成分を有するゴールドシーケンスコードを生成させる。

【0013】

図5は、図2及び図4に示したゴールドシーケンス生成器の構造を示す概略図である。

図5を参照すると、通常ゴールドシーケンスは、2つの相互異なるmシーケンスの二進和(binary adding)で生成される。上位mシーケンスを生成するシフトレジスタは、

【数4】

$$f(x) = x^{18} + x^7 + 1$$

として定義された生成多項式で具現され、下位mシーケンスを生成するシフトレジスタは、

【数5】

$$f(x) = x^{18} + x^{10} + x^7 + x^5 + 1$$

として定義された生成多項式で具現される。

【0014】

現在UMTS標準案において、スクランプリングコードナンバーリング及びその発生方法に対しては説明されていない。従って、UMTS標準案を見ると、前記受信器及び送信器は、多重スクランプリングコードを生成するために前述したような複数のスクランプリングコード生成器を要求する。そこで、個々のスクランプリングコードに対して異なる生成器を使用するが、これは、ハードウェアの複雑度を増加させる。さらに、前記スクランプリングコードとしてゴールドシーケンスを使用するとき、ハードウェアの複雑度は、前記スクランプリングコードを一次スクランプリングコードと二次スクランプリングコードとに分ける方式及び前記スクランプリングコードをどのようにナンバーリングするかによっている。

【0015】

【発明が解決しようとする課題】

従って、本発明の目的は、マスク関数を利用して所定の長さ単位でグルーピングされるスクランプリングコードを生成してハードウェアの複雑度を最小化できるスクランプリングコード生成装置及び方法を提供することにある。

本発明の他の目的は、マスク関数を利用して生成される一次スクランプリングコードと使用可能な通信リンクの数を増加させるために、一次スクランプリングコードの代わりに使用される関連した複数の二次スクランプリングコードとを含むスクランプリングコード生成装置及び方法を提供することにある。前記スクランプリングコードは、マスク関数を使用することによって生成される。

【0016】

本発明のまた他の目的は、一次スクランプリングコードとこれに関連した複数の二次スクランプリングコードとを生成する装置及び方法を提供することにある。

本発明の実施形態において、第1シフトレジスタは、第1 mシーケンスを生成するのに使用され、第2シフトレジスタは、第2 mシーケンスを生成するのに使用される。前記第1 mシーケンスは、一次スクランプリングコードを生成するために第2 mシーケンスとともに加算される。前記関連した第2スクランプリングコードを生成するために、前記第1シフトレジスタのビットは、前記第1 mシーケンスを循環シフトするためのマスク関数を使用するNマスキング部に入力される。前記マスキング部のそれぞれの出力は、N個の二次スクランプリングコードを生成するために第2 mシーケンスとともに加算される。

【0017】

本発明のさらに他の目的は、1つのスクランプリングコード生成器によるスクランプリングコードの単純な生成に対するスキーム(scheme)をナンバーリングするスクランプリングコードを提供することにある。

【0018】

【課題を解決するための手段】

前記のような目的を達成するために、本発明は、基地局に割り当てられた1つの一次スクランプリングコードと連鎖状の複数のシフトレジスタをそれぞれ有する2つのmシーケンス生成器を有する複数の二次スクランプリングコードとを生成する方法において、所定の生成多項式を有する第1 mシーケンス生成器によって第1 mシーケンスを生成し、第1 mシーケンス生成多項式とは異なる所定の生成多項式を有する第2 mシーケンス生成器によって第2 mシーケンスを生成するステップと、一次スクランプリングコードを生成するために、前記第1 mシーケンス生成器の出力と第2 mシーケンス生成器の出力とを加算するステップと、第1 mシーケンスレジスタのすべての値を受信するステップと、二次スクランプリングコードを決定するマスク値と第1 mシーケンスレジスタの値とを乗算し、すべてのクロック信号で乗じられた値を加算するステップと、加算された値と第2 mシーケンス生成器の出力とを加えることにより、i番目の二次スクランプリングコードを生成するステップと、からなることを特徴とする。

【0019】

前記のような他の目的を達成するために、本発明は、基地局に割り当てられた

1つの一次スクランプリングコードと複数の二次スクランプリングコードとを生成するCDMA移動通信システムにおける多重スクランプリングコードを生成する装置において、第1 mシーケンスを生成する直列連結された複数のシフトレジスタを有する第1 mシーケンス生成器と、第2 mシーケンスを生成する直列連結された複数のシフトレジスタを有する第2 mシーケンス生成器と、前記一次スクランプリングコードを生成するために、前記第1 mシーケンスと第2 mシーケンスとを加算する第1加算器と、前記第1 mシーケンス生成器のレジスタ値(a_i)のそれぞれを受信し、前記レジスタ値と前記第1 mシーケンスをシフトすることにより二次スクランプリングコードを決定するマスク値(k_i)とを乗算し、前記乗算された値($a_i \times k_i$)を加算するマスキング部と、前記二次スクランプリングコードを生成するために、前記第2 mシーケンスと前記加算された値とを加算する第2加算器と、からなることを特徴とする。

【0020】

前記のようなまた他の目的を達成するために、本発明は、基地局区分のための1つの一次スクランプリングコードとチャンネル区分のための複数の二次スクランプリングコードとを使用するUMTS移動通信システムにおけるダウンリンク送信器のスクランプリングコード生成装置において、第1 mシーケンスを生成する第1 mシーケンス生成器と、第2 mシーケンスを生成する第2 mシーケンス生成器と、前記第1 mシーケンス及び第2 mシーケンスを加算して前記一次スクランプリングコードを生成する第1加算器と、前記第1 mシーケンスをシフトする複数の第1マスキング部と、前記シフトされた第1 mシーケンスのうちの1つと前記第2 mシーケンスとを加算して前記複数の二次スクランプリングコードを生成する複数の第2加算器と、からなることを特徴とする。

【0021】

【発明の実施の形態】

以下、本発明に従う好適な実施例を添付図面を参照しつつ詳細に説明する。なお、図面中、同一な構成要素及び部分には、可能な限り同一な符号及び番号を共通使用するものとする。

下記説明において、関連した公知機能または構成に対する具体的な説明が本発

明の要旨をぼやかさないようにするために詳細な説明は省略する。

【0022】

前記スクランプリングコードとしてゴールドコードが使用されるが、ゴールドコードは、相互異なる2つのmシーケンスの二進和により生成される。長さLを有する前記2つのmシーケンスをそれぞれ $m_1(t)$ 及び $m_2(t)$ と定義すると、ゴールドコードの集合は、相関度特性に優れた相互異なるL個のゴールドシーケンスを構成するが、ゴールドコードの集合を下記式1のように示すことができる。

【数6】

$$G = \{m_1(t+\tau) + m_2(t) \mid 0 \leq \tau \leq L-1\} \quad \dots (1)$$

【0022】

ここで、前記 t は時間可変数、 τ はシフト値である。式1から分かるように、ゴールドコードの集合は、 τ 回循環シフトされた前記mシーケンス $m_1(t)$ と前記mシーケンス $m_2(t)$ との和で構成されたすべてのシーケンスの集合である。従って、本発明の目的のために、 τ 回循環シフトされた前記mシーケンス $m_1(t)$ と前記mシーケンス $m_2(t)$ との和をゴールドコード g_τ と称することとする。すなわち、

【数7】

$$g_\tau(t) = m_1(t+\tau) + m_2(t)$$

。前記ゴールドコードの周期が $2^{18}-1$ である場合、ゴールドコードを構成する個々のmシーケンスの周期も $2^{18}-1$ を有する。従って、前記mシーケンス $m_1(t)$ を最大 $2^{18}-1$ 回循環シフトさせられ、前記ゴールドコードの集合での元素の個数は、循環シフトの最大値である $2^{18}-1$ と同じである。

【0023】

本発明の実施形態で使用されるゴールドコードの集合は、生成多項式

【数 8】

$$f(x) = x^{18} + x^7 + 1$$

を有する m シーケンス $m_1(t)$ と生成多項式

【数 9】

$$f(x) = x^{18} + x^{10} + x^7 + x^5 + 1$$

を有する m シーケンス $m_2(t)$ とをそれぞれ構成する元素として、 $2^{18} - 1$ 個のゴールドコードを有する。

τ 回循環シフトされた第 2 m シーケンス $m_1(t)$ は、元来の m シーケンスを生成するシフトレジスタのメモリ値にマスク関数を適用することによって得られる。

【0024】

本発明の実施形態では、マスク関数を利用して複数のゴールドシーケンスを同時に生成する生成器と、ゴールドシーケンスの集合を一次スクランブリングコード集合と二次スクランブリングコード集合とに効率よく分けて、メモリに貯蔵されているマスク関数の個数を減少させられる方法を提供する。

【0025】

第 1 実施形態

図 6 は、本発明の第 1 実施形態に従う一次スクランブリングコード及び二次スクランブリングコードの構造を示す図である。

まず、ゴールドシーケンスが長さ $2^{18} - 1$ のゴールドシーケンスから選択されると、一番目 38400 チップは一次スクランブリングコードとして使用され、二番目 38400 チップは、前記一次スクランブリングコードに対応する一番目二次スクランブリングコードとして、三番目 38400 チップは、前記一次スクランブリングコードに対応する二番目二次スクランブリングコードとして、四番目 38400 チップは、前記一次スクランブリングコードに対応する三番目二

次スクランブリングコードとして、五番目38400チップは、前記一次スクランブリングコードに対応する四番目二次スクランブリングコードとして、六番目38400チップは、前記一次スクランブリングコードに対応する五番目二次スクランブリングコードとして使用するようになる。ここで、512個の一次スクランブリングコードが使用されると、前記512個の一次スクランブリングコードにそれぞれ対応する二次スクランブリングコード集合は、5つの二次スクランブリングコードからなる。具体的に、 $2^{18} - 1$ (スクランブリングコードの長さ) を38400で割ると、6つ(スクランブリングコードグループ)が得られる。6つのスクランブリングコードグループのうち、一番目スクランブリングコードグループは一次スクランブリングコードとして使用され、残りの5つのスクランブリングコードグループは二次スクランブリングコードとして使用される。このような構造において、1つのセル(基地局)がそれ自体の一次スクランブリングコード及びそれ自体の二次スクランブリングコードグループから選択された二次スクランブリングコードを使用する場合、直交コードが一次スクランブリングコードとして使用されないとき、前記一次スクランブリングコードに対応する前記二次スクランブリングコードグループに属している前記選択された二次スクランブリングコードは、ダウンリンクチャンネルスクランブリングコードとして使用される。図6に示すように、一旦一次スクランブリングコードが選択されると、一次スクランブリングコードに対応する二次スクランブリングコードは、一次スクランブリングコードを含むゴールドコードの部分であることもある。このとき、前記二次スクランブリングコードは、前記一次スクランブリングコードにマスク関数を適用することによって生成される。このような方法は、図7に示すように、1つの一次スクランブリングコードと複数の二次スクランブリングコードとを同時に生成する送信器のスクランブリングコードグループ生成器に適用される。

【0026】

図7を参照すると、スクランブリングコードグループ生成器701は、上位シフトレジスタメモリ(以下、“第1シフトレジスタメモリ”と称する。)700(レジスタ0~17を有する。)及び加算器730を含む第1mシーケンス生成器750と、下位シフトレジスタメモリ(以下、“第2シフトレジスタメモリ”と

称する。)705(レジスタ0～17を有する。)及び加算器735を含む第2mシーケンス生成器760と、複数のマスキング部710～712、714～716と、複数の加算器740及び742～744と、複数の遅延器720、722～724と、から構成される。前記第1シフトレジスタメモリ700は、所定のレジスタ初期値“ a_0 ”を、前記第2シフトレジスタメモリ705は、所定のレジスタ初期値“ b_0 ”を貯蔵している。

【0027】

前記メモリ700及びメモリ705内の各レジスタに貯蔵された前記値は、入力クロック(図示せず)の毎周期ごと変えられることができる。前記レジスタメモリ700及び705は、18ビット(またはシンボル)二進値“ a_i ”及び“ b_i ”のそれぞれを貯蔵する($i=0\sim c-1$ 、ここで、 c =レジスタメモリ700及び705でのレジスタの総数を意味する。))。

【0028】

前記第1mシーケンス生成器750は、前記レジスタメモリ700と前記レジスタメモリ700のレジスタ0及び7から二進値を加える二進加算器(binary adder)である加算器730とを利用して第1mシーケンスを生成し、前記加えられた値をレジスタ17に出力する。前記レジスタメモリ700のレジスタ0は、クロックが入力されるときごと第1mシーケンスを形成する二進値を順次的に出力する。マスキング部710～712は、予め決定されたチップ数によって前記第1mシーケンスを循環シフトして生成するためにマスクコード値($k_i^1\sim k_i^N$)を貯蔵する。前記循環シフトは、前記第1シフトレジスタメモリ700のレジスタ値“ a_i ”とマスクコード値とを乗じることによって実行される。これは、

【数10】

$$\sum(k_i^L \times a_i)(L=1\sim N)$$

のような数式で示され、前記結果値は、加算器742～744のそれぞれに提供される。

【0029】

前記第2 mシーケンス生成器760は、前記レジスタメモリ705と前記レジスタメモリ705のレジスタ0、5、7及び10からの二進値を加える二進加算器である前記加算器735とを利用して第2 mシーケンスを生成し、前記加えられた値をレジスタ17に出力する。前記レジスタメモリ705のレジスタ0は、クロックが入力されるときごと第2 mシーケンスを形成する二進値を順次的に出力する。前記マスキング部714~716は、予め決定されたチップ数によって前記第2 mシーケンスを循環シフトして生成するためにマスクコード値($s_i^1 \sim s_i^N$)を貯蔵する。前記循環シフトは、前記第2シフトレジスタメモリ705のレジスタ値“ b_i ”とマスクコード値とを乗じることによって実行される。前記結果値は、加算器742~744のそれぞれに提供される。前記mシーケンス生成器750及び760のそれぞれは、該当生成多項式によってmシーケンスを生成する。

【0030】

前記加算器740は、前記第1シフトレジスタメモリ700の0番目レジスタ値と前記第2シフトレジスタメモリ705の0番目レジスタ値とを加算してスクランブリングコードを生成し、前記スクランブリングコードは一次スクランブリングコードになる。そして、加算器742~744は、前記第1シフトレジスタメモリ700に連結された前記マスキング部710~712のそれぞれから生成された1ビットと前記マスキング部710~712に対応する前記マスキング部714~716のそれぞれから生成された1ビットとを加算する。言い換えれば、前記第1グループでのN番目マスキング部712からの出力と第2グループでのN番目マスキング部716からの出力とを加算するときまで、前記第1グループでの前記第1マスキング部710からの出力と前記第2グループでのマスキング部714からの出力とを加算する。従って、前記第1グループでのマスキング部710~712のそれぞれは、前記第2グループのマスキング部714~716で対応するマスキング部を有する。前記対応するマスキング部から出力される値は、前記加算器742~744のそれぞれで加算される。すなわち、前記個々のマスキング部は、前記第1シフトレジスタメモリ700及び第2シフトレジスタメモリ705に対して、相互対応する共役を有する。例えば、前記第1シフト

レジスタメモリ 700 の第 1 マスキング部 710 は、前記第 2 シフトレジスタメモリ 705 の第 1 マスキング部 714 に該当し、N 番目 マスキング部 712 は、N 番目 マスキング部 716 に該当する。前記 2 つの共役マスキング部の間には、入力クロックに応答して前記マスキング部から出力される 2 個のビットを加算する加算器 742～744 が連結される。ここで、前記加算器 742～744 の出力信号は、I チャンネル成分を有する。

【0031】

遅延器 720 及び 722～724 は、前記 I チャンネル成分の信号を所定のチップ数だけ遅延してそれぞれの Q チャンネル成分の信号を生成する。

前記構成に従う本発明の動作を説明する。

【0032】

前記一次スクランプリングコードに対する初期値がレジスタ値 “ a_i ” または “ b_i ” を循環シフトするための 18 個のレジスタをそれぞれ有する前記第 1 シフトレジスタメモリ 700 及び第 2 シフトレジスタメモリ 705 に印加されると、前記第 1 シフトレジスタメモリ 700 及び第 2 シフトレジスタメモリ 705 の 0 番目レジスタ値は、加算器 740 に入力され、前記第 1 シフトレジスタメモリ 700 の 18 個のレジスタ値 “ a_i ” は、第 1 シフトレジスタの循環シフトされたシーケンスを生成するために、一番目～N 番目 マスキング部 710～712 に入力される。これと同時に、前記第 2 シフトレジスタメモリ 705 の 18 個のレジスタ値 “ b_i ” は、第 1 シフトレジスタの循環シフトされたシーケンスを生成するために、一番目～N 番目 マスキング部 714～716 に入力される。そうすると、前記第 1 マスキング部 710 は、前記第 1 (上位) シフトレジスタメモリ 700 (シフトレジスタメモリ 700 で 18 個のレジスタから出力される 18 ビット) からの入力値をマスク関数 k^1_i (すなわち、

【数 11】

$$\sum(k^1_i \times a_i)$$

) でマスキングし、前記マスキングされた値を一番目二次スクランプリングコー

ドを生成するために加算器744に出力する。前記マスクングは、すべてのマスクング部710～712で現在進行している。前記N番目マスクング部712は、前記第1(上位)シフトレジスタからの入力値をマスク関数 k_i^N (すなわち、

【数12】

$$\sum(k_i^N \times a_i)$$

でマスクングし、前記マスクングされた値をN番目二次スクランブリングコードを生成するために加算器742に出力する。そして、前記N番目マスクング部716は、前記第2(下位)シフトレジスタからの入力値をマスク関数 s_i^N (すなわち、

【数13】

$$\sum(s_i^N \times a_i)$$

)でマスクングし、前記マスクングされた値をN番目二次スクランブリングコードを生成するために加算器744に出力する。前記第1マスクング部714は、前記レジスタメモリ705からの入力値をマスク関数 s_i^1 (すなわち、

【数14】

$$\sum(s_i^1 \times a_i)$$

)でマスクングし、前記結果値を一番目二次スクランブリングコードを生成するために加算器742に出力する。前記マスクング部710～712のそれぞれは、前記第1シフトレジスタメモリ700からの入力値をマスクングし、前記マスクングされた値をそれぞれの加算器742～744に出力する。そうすると、前記加算器740は、前記第1シフトレジスタメモリ700及び第2シフトレジスタメモリ705の0番目レジスタからそれぞれ出力されたビットを加算する。このように生成された出力信号は、遅延器720ですぐ遅延される。前記加算器7

44は、Iチャンネル信号を生成するために、前記N番目マスキング部712及び716からの出力ビットを加算し、前記遅延器724にすぐ出力される。前記遅延器722は、前記加算器744から出力されるIチャンネル信号を所定のチップ数だけ遅延して、Qチャンネルスクランプリング信号を生成する。前記加算器742は、前記第1マスキング部710及び714からの2つの出力ビットを加算してIチャンネル信号を生成する。このようなIチャンネル信号は、すぐ遅延器722で所定のチップ数だけ遅延される。そうすると、前記第1シフトレジスタメモリ700の0番目及び7番目レジスタ値は、加算器730で加算され、左側値が右側に1ずつシフトされ、もっとも左側のレジスタが加算器730の出力値で新たに満ちると、前記加算された値は、17番目レジスタに入力される。前記第2シフトレジスタメモリ705の0番目、5番目、7番目、及び10番目レジスタ値は、加算器735で加算され、左側値が右側に1ずつシフトされ、もっとも左側のレジスタ(すなわち、17番目レジスタ)が加算器735の出力値で新たに満ちると、前記加算された値は、17番目レジスタに入力される。前記のような動作を反復しつつ多重スクランプリングコードを生成する。

【0033】

図8は、1つの一次スクランプリングコードと1つの二次スクランプリングコードとを同時に生成する受信器のスクランプリングコード生成器を示す図である。

前記受信器は、共通制御チャンネル及びそこに割り当てられたデータチャンネルに対するスクランプリングコードのみ使用すべきであるので、1つの一次スクランプリングコード及び1つの二次スクランプリングコードを必要とする。

【0034】

図8を参照すると、18個の上位シフトレジスタを有する第1シフトレジスタメモリ840及び18個の下位シフトレジスタを有する第2シフトレジスタメモリ845に一次スクランプリングコードに対する初期値が入力されると、第1シフトレジスタメモリ840及び第2シフトレジスタメモリ845の0番目レジスタ値は、加算器810に入力される。前記加算器810の出力は、一次スクランプリングコードである。前記第1シフトレジスタメモリ840の18個のレジスタ

タ値“ a_i ”は、マスクング部820に入力される。これと同時に、前記第2シフトレジスタメモリ845の18個のレジスタ値“ b_i ”は、マスクング部825に入力される。そうすると、前記マスクング部820は、前記第1シフトレジスタからの入力値をマスク関数 k_i (すなわち、

【数15】

$$\sum(k_i \times a_i)$$

)でマスクングし、前記マスクングされた値を一番目二次スクランブリングコードを生成するために加算器815に出力する。また、前記マスクング部825は、前記第2(下位)シフトレジスタからの入力値をマスク関数 s_i (すなわち、

【数16】

$$\sum(s_i \times a_i)$$

)でマスクングし、前記マスクングされた値を二次スクランブリングコードを生成するための加算器815に出力する。そうすると、前記加算器810は、第1シフトレジスタメモリ840及び第2シフトレジスタメモリ845の0番目レジスタからそれぞれ出力されたビットを加算してIチャンネル一次スクランブリングコード信号を生成する。前記Iチャンネル一次スクランブリングコード信号は、すぐ遅延器830で所定のチップ数だけ遅延してQチャンネル一次スクランブリングコード信号を生成する。そして、前記加算器815は、マスクング部820及び825からの2つの出力ビットを加算してIチャンネル一次スクランブリングコード信号を生成する。このようなIチャンネル一次スクランブリングコード信号は、すぐ遅延器835で遅延される。そうすると、前記第1シフトレジスタの0番目及び7番目のレジスタ値は加算器800で加算され、左側値が右側に1ずつシフトされると、前記加算された値は、17番目レジスタに出力される。前記第2シフトレジスタの0番目、5番目、7番目、及び10番目レジスタ値は加算器805で加算され、左側値が右側に1ずつシフトされると、前記加算され

た値は、17番目レジスタに出力される。前記のような動作を反復しつつ多重スクランプリングコードを生成する。

【0035】

前記第1実施形態でのスクランプリングコード生成器は、それぞれの二次スクランプリングコードを生成するために、マスキング部に貯蔵された相互異なる複数のマスク関数を必要とする。すなわち、N個のスクランプリングコードを生成するために2N個のマスク関数を使用する。従って、図6に示した一次スクランプリングコード及び二次スクランプリングコードの構造を有することにより、図7及び図8に示す送受信器構造のスクランプリングコード生成器が具現できる。また、相当に小さいハードウェア複雑度を有する2N個のマスク関数のみをさらに備えて多重スクランプリングコードが生成できる。

【0036】

第2実施形態

図9は、本発明の第2実施形態に従う一次スクランプリングコード及び二次スクランプリングコードの構造を示す図である。前記第1実施形態が m シーケンス $m_1(t)$ 及び $m_2(t)$ をすべてマスキングしてスクランプリングコードを生成するに反して、第2実施形態は、 $m_1(t)$ は循環シフトせず、 $m_2(t)$ のみ循環シフトしてスクランプリングコードを生成する。すなわち、第2実施形態は、前記[数式1]でよく表現される実施形態である。

【0037】

図9を参照すると、まず、M個の二次スクランプリングコードが1つの一次スクランプリングコードに対応する場合、ゴールドコード集合のうち、1番目、 $M+2$ 、 $(2M+3)$ 、 \dots 、 $((K-1)^*M+K)$ 、 \dots 、 $(511M+512)$ 番目のゴールドコードを一次スクランプリングコードとして使用し、K番目一次スクランプリングコードとして使用される $((K-1)^*M+K)$ 番目ゴールドコードに対応する二次スクランプリングコードは、M個のゴールドコード、すなわち、 $((K-1)^*M+K+1)$ 、 $((K-1)^*M+K+2)$ 、 \dots 、及び (K^*M+K) 番目のゴールドコードから構成されている。このとき、512個の一次スクランプリングコードが使用されると、512個の一次スクランプリングコードにそれぞれ対応す

る二次スクランブリングコードの集合は、M個の二次スクランブリングコードからなる。

【0038】

このような構造において、1つのセルが一次スクランブリングコードのうちの1つを使用する場合、二次スクランブリングコードが使用されるべきであるとき、前記一次スクランブリングコードに対応する二次スクランブリングコードグループに属している二次スクランブリングコードを使用するようになる。図9に示すように、一旦一次スクランブリングコードが選択されると、一次スクランブリングコードに対応する二次スクランブリングコードは、循環シフトされた第1mシーケンス及び第2mシーケンスを加算することによって生成される。このとき、前記二次スクランブリングコードは、前記第1シフトレジスタメモリ内のシーケンスにマスク関数を適用することによって生成される。このような方法は、図10に示すように、1つの一次スクランブリングコードと複数の二次スクランブリングコードとを同時に生成する送信器のスクランブリングコード生成器に適用される。

【0039】

図10を参照すると、前記第1mシーケンス生成器1050は、第1シフトレジスタメモリ1040(レジスタ0~17を有する)とレジスタ0及び7の出力を加算するための加算器1010を含む。前記第2mシーケンス生成器1060は、第2レジスタメモリ1045(レジスタ0~17を有する)とレジスタ0、5、7及び10の出力を加算するための加算器1015を含む。図10に示す前記スクランブリングコード生成器は、前記2つのmシーケンス生成器1050及び1060と、複数のマスキング部1000~1005と、複数の加算器1030及び1032~1034と、複数の遅延器1020及び1022~1024とからなる。前記第1シフトレジスタメモリ1040は、所定のレジスタ初期値“ a_0 ”を貯蔵し、前記第2シフトレジスタメモリ1045は、所定のレジスタ初期値“ b_0 ”を貯蔵している。前記シフトレジスタメモリ1040及び1045は、18二進値(ビットまたはシンボル)“ a_i ”及び“ b_i ”(0 $\leq i \leq 17$)が貯蔵できる。前記2つのmシーケンス生成器1050及び1060は、入力クロック(

図示せず)の毎周期ごと、それぞれの生成多項式に従って直列出力シーケンスビットを生成する。本発明の第2実施形態は、スクランプリングコードを生成するために38400シンボルの長さを有するゴールドコードを使用する。従って、前記シフトレジスタメモリ1040及び1045は、それぞれのシフトレジスタメモリ1040及び1045が38400シンボルの長さを有するシーケンスを出力するとき、初期値でリセットされることができる。

【0040】

前記第1 mシーケンス生成器1050は、シフトレジスタメモリ1040と、前記シフトレジスタメモリ1040のレジスタ0及び7からの二進値を加算して、前記加算された値をレジスタ17に出力する二進加算器である加算器1010とを使用して第1 mシーケンスを生成する。前記シフトレジスタメモリ1040のレジスタ0は、入力クロックが入力されるときごと前記第1 mシーケンスを形成する二進値を順次的に出力する。前記マスキング部1000～1005は、前記第1 mシーケンスを所定のチップ数だけ循環シフトさせて生成するためのマスクコード値($k_i^1 \sim k_i^N$)を貯蔵する。前記循環シフトは、前記マスクコード値と第1シフトレジスタメモリ1040のレジスタ値“ a_i ”とを乗じることによって遂行される。これを数式で示すと、

【数17】

$$\sum (K_i^L \times a_i)$$

である。前記結果値は、加算器1032～1034にそれぞれ提供される。本発明の好適な実施形態において、前記マスクコード値($k_i^1 \sim k_i^N$)のそれぞれは、第1 mシーケンスが1～N回循環シフトされた新たなシーケンスを生成する。従って、それぞれのマスクコード値は、要求された循環シフト数によって決定される。

【0041】

前記加算器1030は、前記第1シフトレジスタメモリ1040の0番目レジスタ値と前記第2シフトレジスタメモリ1045の0番目レジスタ値とを加算し

てスクランブリングコードを生成する。これが一次スクランブリングコードになる。そして、前記加算器 1032～1034 は、前記マスク部 1000～1005 からそれぞれ生成される 1 ビットと前記第 2 シフトレジスタメモリ 1045 から生成される 1 ビットとを加算して I チャンネルスクランブリングコード信号を生成する。ここで、前記加算器 1030 の出力は、前記一次スクランブリングコードとして使用され、前記加算器 1032～1034 から出力されるスクランブリングコードは、前記一次スクランブリングコードに対応する二次スクランブリングコードとして使用される。可能なマスク値の例として、 $(k_i^1 \sim k_i^n)$: $k_i^1 = (000000000000000010)$ 、 $k_i^2 = (0000000000000000100)$ 、 $k_i^3 = (00000000000000001000)$. . . が挙げられる。このようなマスク値を制御することにより、他の一次及び二次コードが生成できる。前記例では、m シーケンスを 'n' 回循環シフトするために必要とするマスクコードを得る方法を示す。一般的に、 X_n を m シーケンス (すなわち、 $X_n / f(x)$) に対する生成多項式で割り、マスクコードを生成するために割ったものの余りを取ることである。例えば、31 回循環シフトしたマスクコードが要求されると、 x^{31} を生成多項式

【数 18】

$$f(x) = x^{18} + x^7 + 1$$

で割り、それ以上割れない余りを取る。前記最終余りは、

【数 19】

$$x^{31} = x^{13}x^{18} = x^{13}(x^7 + 1) = x^{20} + x^{13} = x^2x^{18} + x^{13} = x^2(x^7 + 1) + x^{13} = x^{13} + x^9 + x^2$$

で示されるように、 $x^{13} + x^9 + x^2$ である。

【0041】

前記 $x^{13} + x^9 + x^2$ に対応する二進シーケンスは、m シーケンスを 31 回循環シフトさせるために要求されるマスクコードは、000010001000000100 である。

前記遅延器1020及び1022～1024は、前記Iチャンネル信号を所定のチップ数だけ遅延してQチャンネルスクランプリングコード信号を生成する。

前述したように、本発明の第2実施形態では、図9に示すようなスクランプリングコードグループを生成し、1つのゴールドコード生成器、マスキング部1000～1005、及び加算器1022～1034のみを使用する。

【0042】

具体的な動作を説明すると、18個のシフトレジスタをそれぞれ有する第1シフトレジスタメモリ1040及び第2シフトレジスタメモリ1045に一次スクランプリングコードに対する初期値が入力されると、第1シフトレジスタメモリ1040及び第2シフトレジスタメモリ1045の0番目レジスタ値は加算器1030に入力され、前記第1シフトレジスタメモリ1040の18個のレジスタ値“ a_i ”は、第1mシーケンスの1～N個の循環シフトされたシーケンスを生成するために、一番目第1マスキング部1000～N番目マスキング部1005に入力される。そうすると、前記第1マスキング部1000は、前記第1(上位)シフトレジスタメモリ1040からの入力値(a_i)を一番目二次スクランプリングコードを生成するためのマスク関数 k_i^1 でマスキング(すなわち、

【数20】

$$\sum(k_i^1 \times a_i)$$

)し、前記マスキングされた値(a_i)を加算器1032に出力する。そして、前記N番目マスキング部1005は、前記第1(上位)シフトレジスタメモリ1040からの入力値(a_i)をN番目二次スクランプリングコードを生成するためのマスク関数 k_i^N でマスキング(すなわち、

【数21】

$$\sum(k_i^N \times a_i)$$

)し、前記マスキングされた値(a_i)を加算器1034に出力する。同時に、前記

加算器 1030 は、第 1 シフトレジスタメモリ 1040 及び第 2 シフトレジスタメモリ 1045 の 0 番目レジスタからそれぞれ出力されたビットを加算し、前記生成された出力信号は、すぐ前記遅延器 1022 で遅延される。そして、前記加算器 1032 は、前記第 1 マスキング部 1000 からの出力ビットと第 2 シフトレジスタメモリ 1045 の 0 番目シフトレジスタからの出力ビットとを加算し、前記出力信号は、すぐ前記遅延器 1022 に入力される。この後、前記シフトレジスタメモリ 1040 の 0 番目及び 7 番目レジスタ値は、加算器 1010 で加算され、左側値が右側に 1 ずつシフトされ、もっとも左側のレジスタが加算器 1010 の出力値で新たに満ちると、前記加算された値は 17 番目レジスタに入力される。第 2 シフトレジスタメモリ 1045 の 0 番目、5 番目、7 番目、及び 10 番目レジスタ値は、前記加算器 1015 で加算され、左側値が右側に 1 ずつシフトされ、もっとも左側のレジスタ(すなわち、17 番目レジスタ)が加算器 1015 の出力値で新たに満ちると、前記加算された値は、前記第 2 シフトレジスタメモリ 1045 の 17 番目レジスタに入力される。前記のような動作を反復しつつ多重スクランプリングコードを生成する。

【0043】

図 11 は、1 つの一次スクランプリングコードと 1 つの二次スクランプリングコードとを同時に生成する受信器のスクランプリングコード生成器を示す図である。図 10 及び図 11 に示した実施形態は、送信器か受信器のどちらかに適用される。

本発明の第 2 実施形態に従う受信器は、1 つの二次スクランプリングコードのみを使用すべきであるので、1 つのマスキング部 1100 のみあればよい。

【0044】

図 11 を参照すると、18 個のシフトレジスタをそれぞれ有する第 1 シフトレジスタメモリ 1140 及び第 2 シフトレジスタメモリ 1145 に一次スクランプリングコードに対する初期値が入力されると、第 1 シフトレジスタメモリ 1140 及び第 2 シフトレジスタメモリ 1145 の 0 番目レジスタ値は、加算器 1120 に入力され、前記第 1 シフトレジスタメモリ 1140 の 18 個のレジスタ値 “ a_i ” は、循環シフトされた m シーケンスを生成するためにマスキング部 1100

に入力される。そうすると、前記マスク部1100は、前記第1シフトレジスタメモリ1140からの入力値(a_i)を一番目二次スクランプリングコードを生成するためのマスク値 k_i でマスクし(すなわち、

【数22】

$$\sum(k_i \times a_i)$$

)、前記マスクされた値を加算器1125に出力する。そして、前記加算器1120は、前記第1シフトレジスタメモリ1140及び第2シフトレジスタメモリ1145の0番目レジスタからそれぞれ出力されたビットを加算する。前記加算器1120の出力信号は、すぐ遅延器1130で遅延される。同時に、前記加算器1125は、マスク部1100及び第2シフトレジスタメモリ1145の0番目シフトレジスタからそれぞれ出力されたビットを加算して、前記加算された値は、すぐ遅延器1135に入力される。その後、左側値が右側に1ずつシフトされ、もっとも左側のレジスタが前記加算器1110の出力値で新たに満ちると、前記第1シフトレジスタメモリ1140の0番目及び7番目レジスタ値は、前記加算器1110で加算される。左側値が右側に1ずつシフトされ、もっとも左側のレジスタが加算器1115の出力値で新たに満ちると、前記第2シフトレジスタメモリ1145の0番目、5番目、7番目、及び10番目レジスタ値は、前記加算器1115で加算される。前記マスク値は、受信器が他のスクランプリングコードを必要とするとき、制御器(図示せず)によって制御される。

【0045】

前記第2実施形態のスクランプリングコード生成器は、前記二次スクランプリングコードを生成するために、前記マスク部に貯蔵されたマスク値を必要とする。すなわち、N個のスクランプリングコードを生成するためにN個のマスク値を使用する。従って、図9に示した一次スクランプリングコード及び二次スクランプリングコードの構造を有することによって、図10及び図11に示す送受信器構造のスクランプリングコード生成器が具現できる。また、相当に小さいハードウェア複雑度を有するN個のマスク関数のみをさらに備えて多重スクランブ

リングコードが生成できる。

【0046】

前述の如く、本発明の詳細な説明では具体的な実施形態を参照して詳細に説明してきたが、本発明の範囲は前記実施形態によって限られてはいけなく、本発明の範囲内で様々な変形が可能であるということは、当該技術分野における通常の知識を持つ者には明らかである。

【図面の簡単な説明】

【図1】 一般的なUMTS移動通信システムにおけるダウンリンク送信器の構造を示す概略的なブロック図である。

【図2】 図1に示したスクランプリングコードグループ生成器の概略的なブロック図である。

【図3】 一般的なUMTS移動通信システムにおけるダウンリンク受信器の構造を示す概略的なブロック図である。

【図4】 図3に示したスクランプリングコードグループ生成器の概略的なブロック図である。

【図5】 一般的なUMTS移動通信システムにおけるスクランプリングコードグループ生成器の構造を示す詳細図である。

【図6】 本発明の第1実施形態に従うスクランプリングコードの構造を示す図である。

【図7】 本発明の第1実施形態に従うUMTS移動通信システムにおけるダウンリンク送信器のスクランプリングコードグループ生成器の構造を示す詳細図である。

【図8】 本発明の第1実施形態に従うUMTS移動通信システムにおけるダウンリンク受信器のスクランプリングコードグループ生成器の構造を示す詳細図である。

【図9】 本発明の第2実施形態に従うスクランプリングコードの構造を示す図である。

【図10】 本発明の第2実施形態に従うUMTS移動通信システムにおけるダウンリンク送信器のスクランプリングコードグループ生成器の構造を示す詳

細図である。

【図 11】 本発明の第 2 実施形態に従う UMTS 移動通信システムにおけるダウンリンク受信器のスクランブリングコードグループ生成器の構造を示す詳細図である。

【符号の説明】

- 700 第 1 (上位) シフトレジスタメモリ
- 701 スクランブリングコードグループ生成器
- 705 第 2 (下位) シフトレジスタメモリ
- 710～712、714～716 マスキング部
- 720、722～724 遅延器
- 730、735、740、742～744 加算器
- 750 第 1 m シーケンス生成器
- 760 第 2 m シーケンス生成器
- 800 第 1 シフトレジスタメモリ
- 805 第 2 シフトレジスタメモリ
- 800、805、810、815 加算器
- 820、825 マスキング部
- 830、835 遅延器
- 840 第 1 シフトレジスタメモリ
- 845 第 2 シフトレジスタメモリ
- 1000～1005 マスキング部
- 1010、1015、1030、1032～1034 加算器
- 1020、1022～1024 遅延器
- 1040 第 1 シフトレジスタメモリ
- 1045 第 2 シフトレジスタメモリ
- 1050 第 1 m シーケンス生成器
- 1060 第 2 m シーケンス生成器
- 1100 マスキング部
- 1110、1115、1120、1125 加算器

1130、1135 遅延器

1140 第1シフトレジスタメモリ

1145 第2シフトレジスタメモリ

【図1】

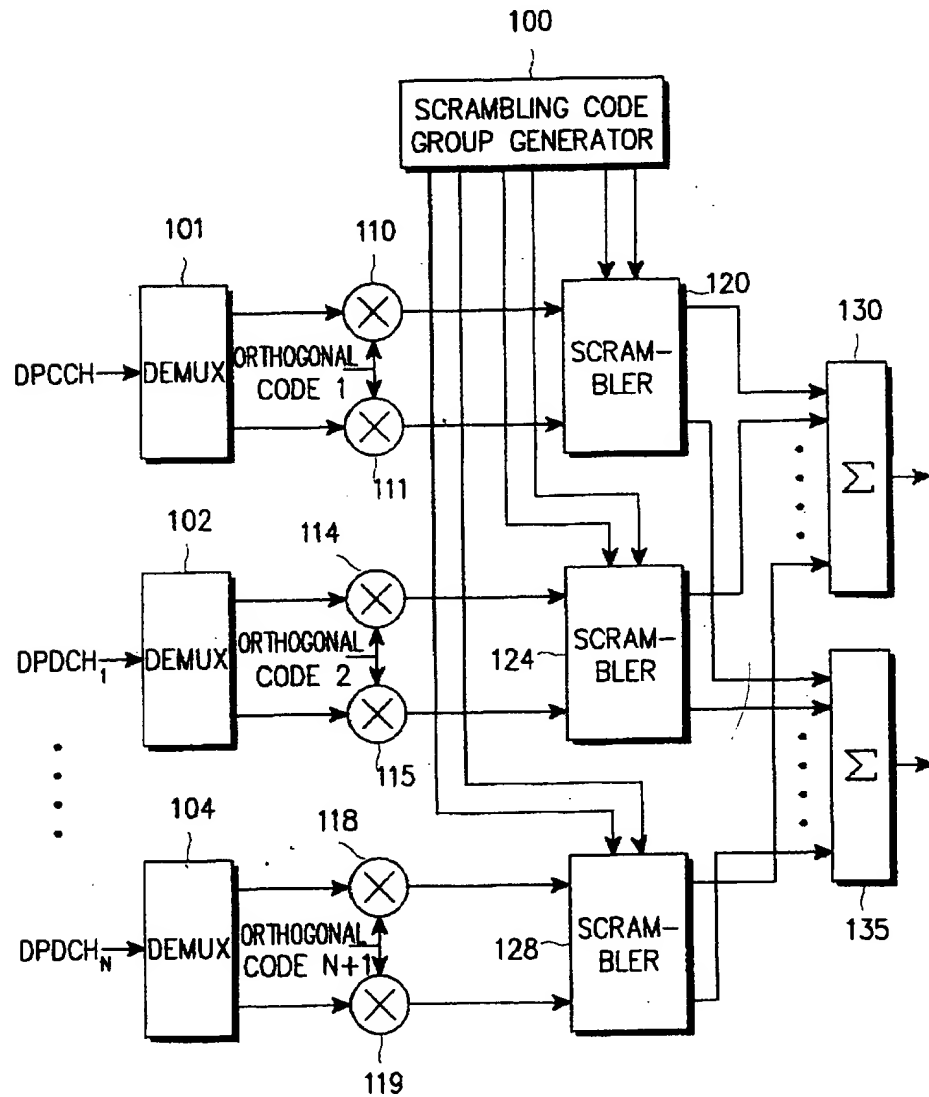


FIG. 1

【図 2】

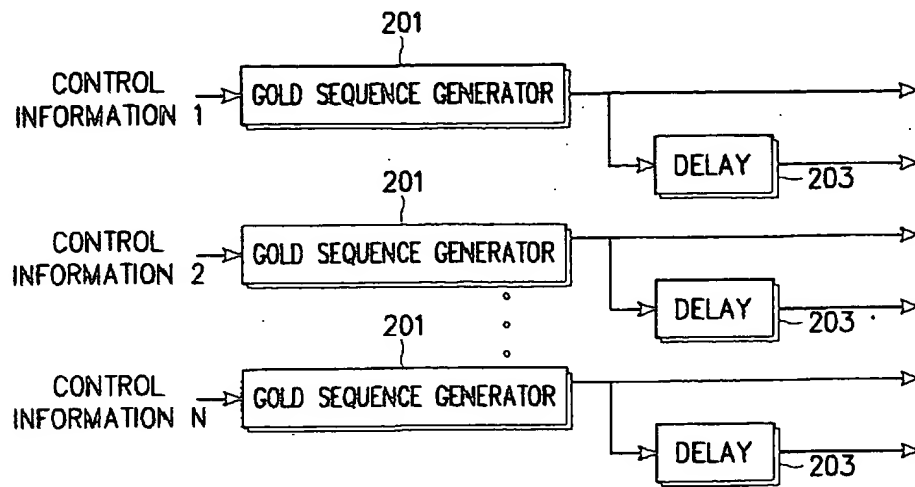


FIG. 2

【図 3】

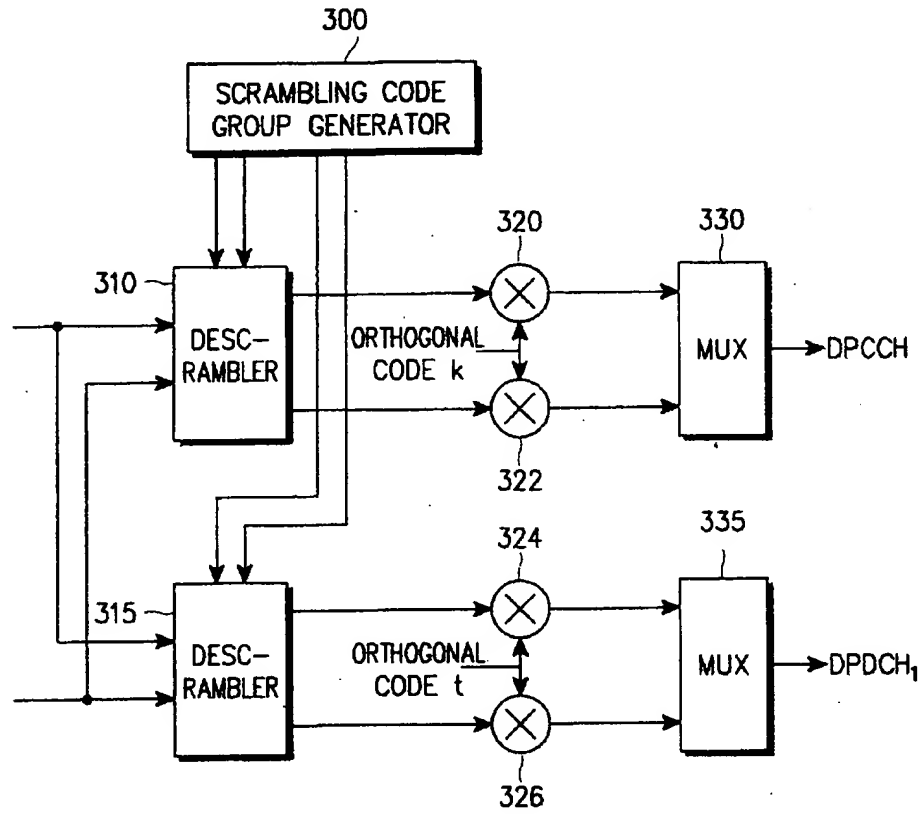


FIG. 3

【図 4】

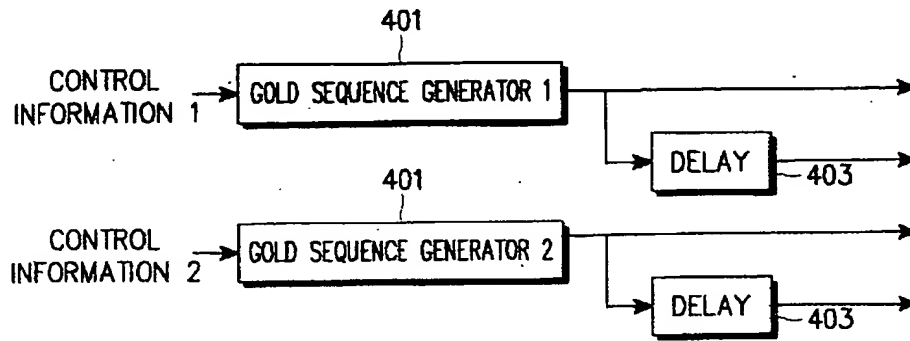


FIG. 4

【図 5】

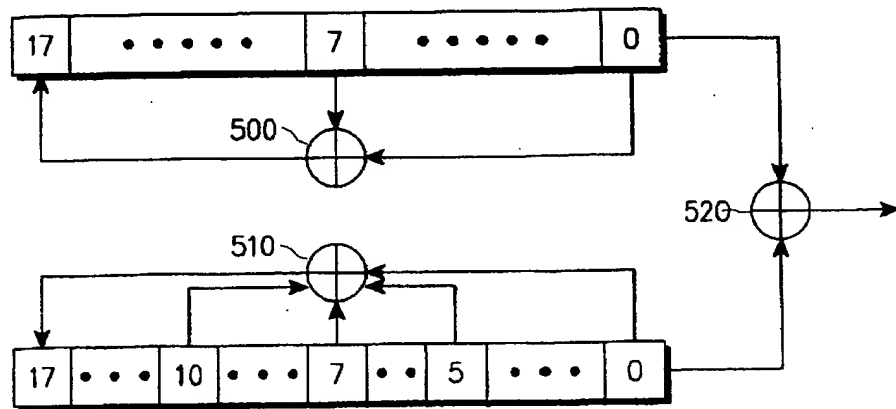


FIG. 5

【図 6】

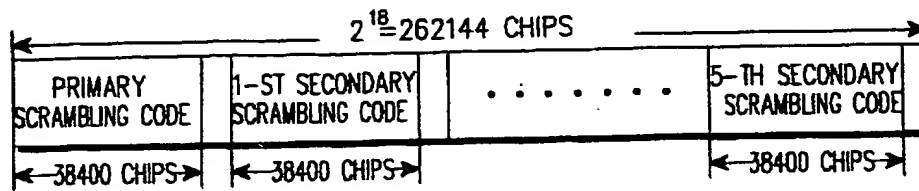


FIG. 6

【図 7】

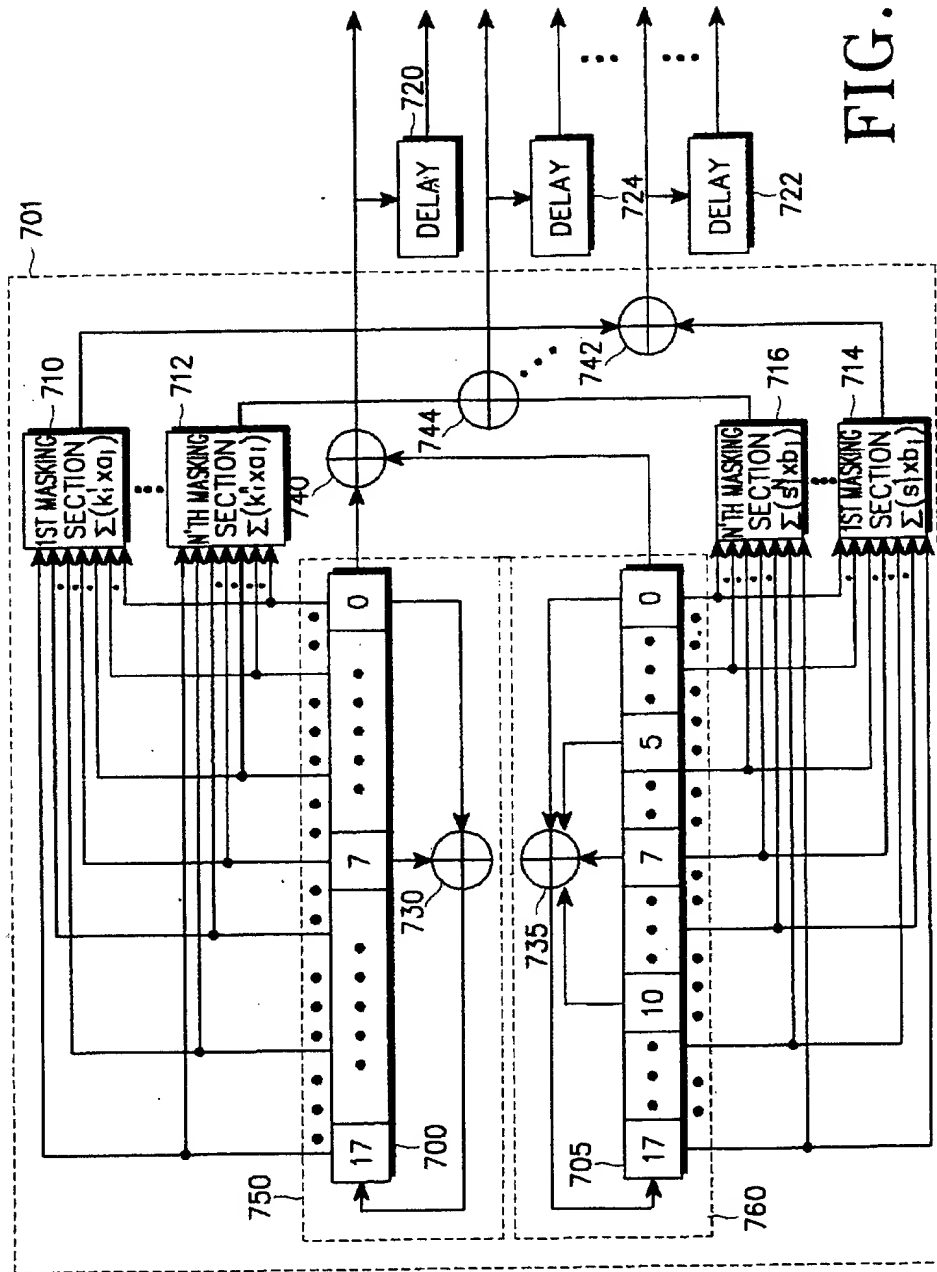


FIG. 7

【図 8】

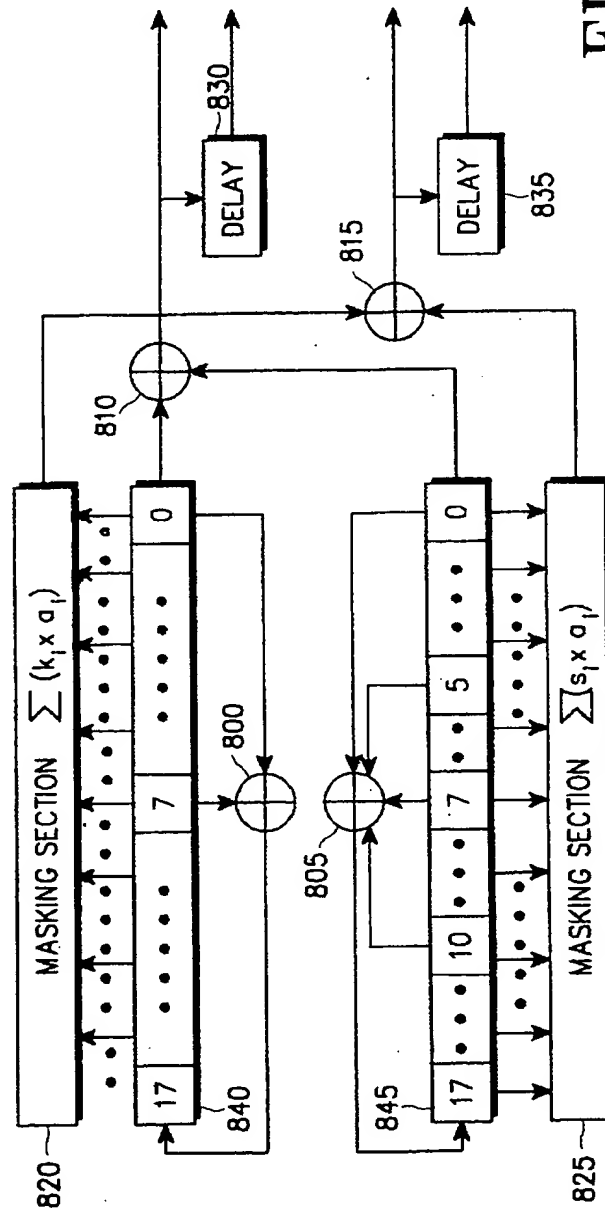
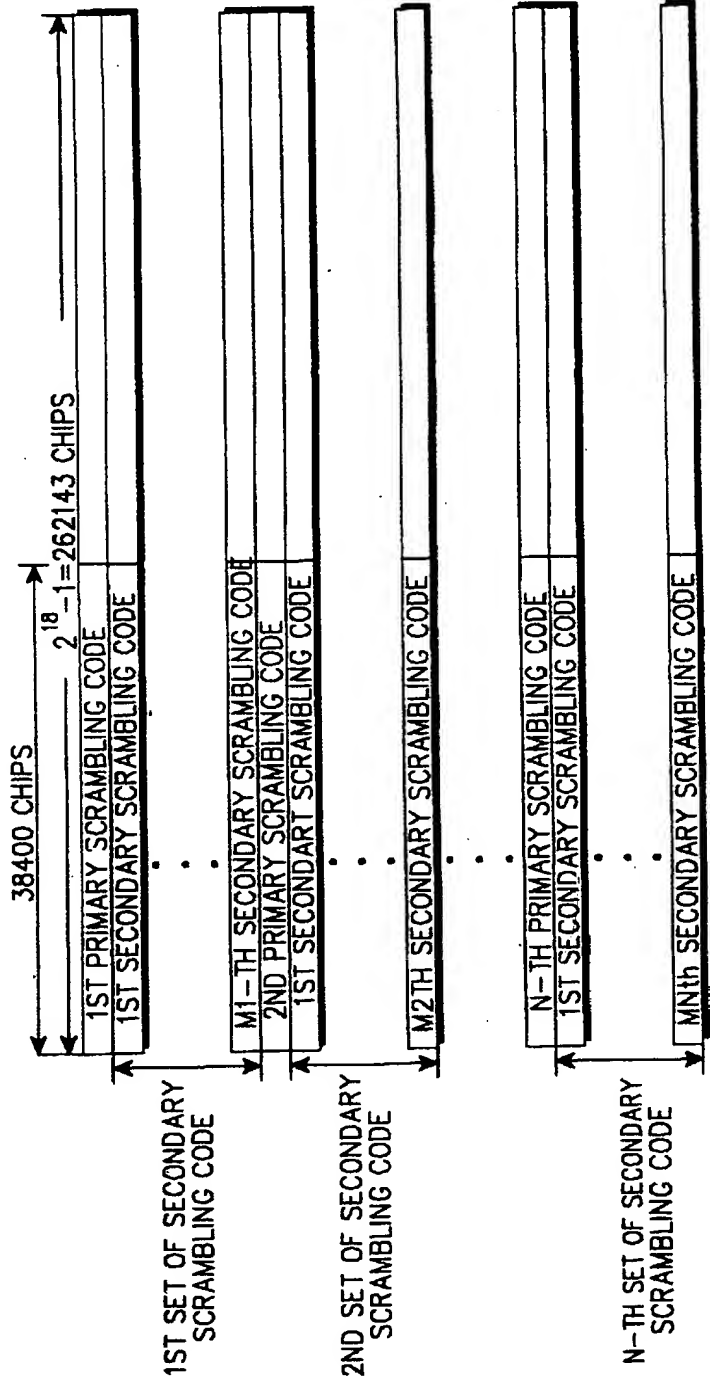


FIG. 8

【図 9】

FIG. 9



【図10】

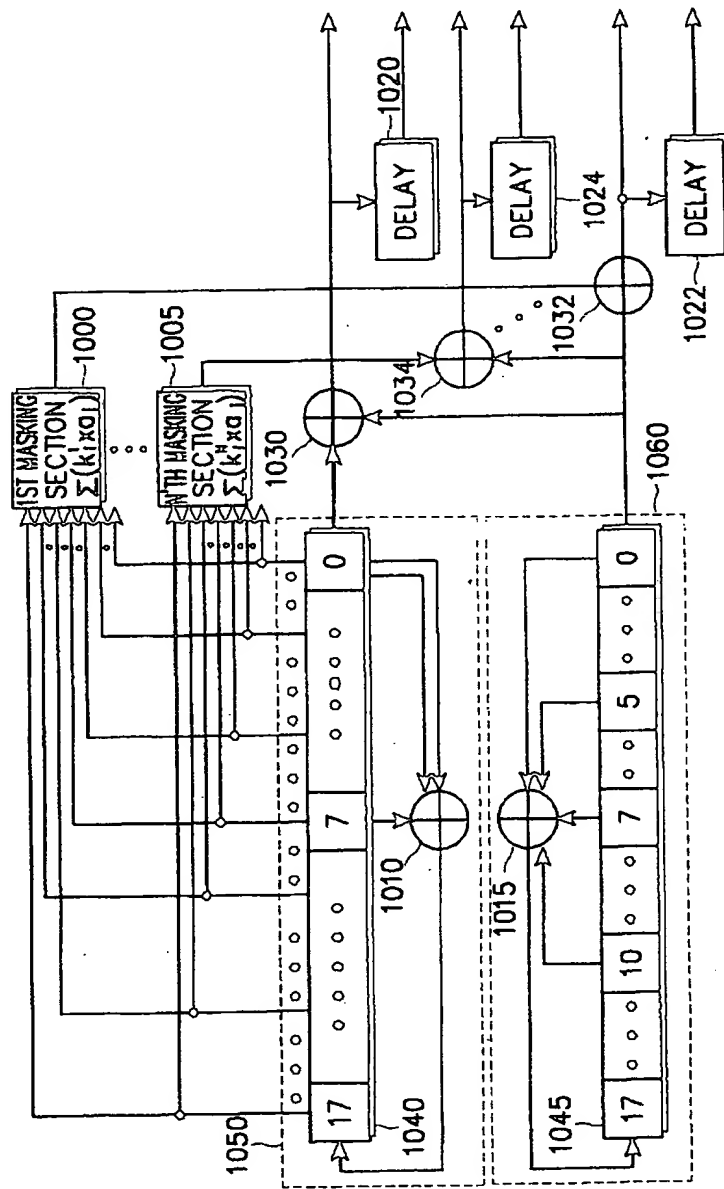


FIG. 10

【図 11】

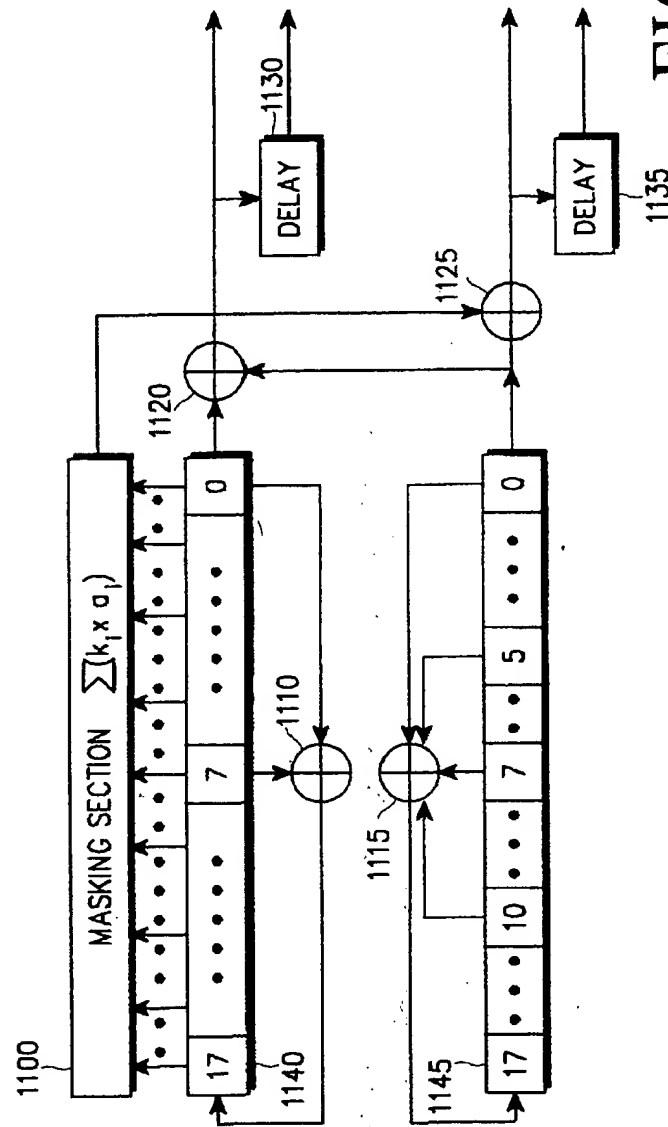


FIG. 11

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/KR00/00735									
A. CLASSIFICATION OF SUBJECT MATTER IPC7 H04J 13/00 According to International Patent Classification (IPC) or to both national classification and IPC											
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) KE, JP, US, EP classes as above Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean Patents and applications for inventions since 1975 Korean Utility models and applications for Utility models since 1975 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) NPS											
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>EP 445354(OKI ELECTRIC IND CO. LTD) 11 OCT 1991 abstract</td> <td>1, 11, 21, 29</td> </tr> <tr> <td>A</td> <td>EP 386781(OKI ELECTRIC IND CO. LTD) 12 SEP. 1990 abstract</td> <td>1, 11, 21, 29</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	EP 445354(OKI ELECTRIC IND CO. LTD) 11 OCT 1991 abstract	1, 11, 21, 29	A	EP 386781(OKI ELECTRIC IND CO. LTD) 12 SEP. 1990 abstract	1, 11, 21, 29
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.									
A	EP 445354(OKI ELECTRIC IND CO. LTD) 11 OCT 1991 abstract	1, 11, 21, 29									
A	EP 386781(OKI ELECTRIC IND CO. LTD) 12 SEP. 1990 abstract	1, 11, 21, 29									
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.											
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent has published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family											
Date of the actual completion of the international search 24 OCTOBER 2000 (24.10.2000)		Date of mailing of the international search report 25 OCTOBER 2000 (25.10.2000)									
Name and mailing address of the ISA/KR Korean Industrial Property Office Government Complex-Taejeon, Dunsan-dong, So-ku, Taejeon Metropolitan City 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer JEONG, Yong Joo Telephone No. 82-42-481-5674									